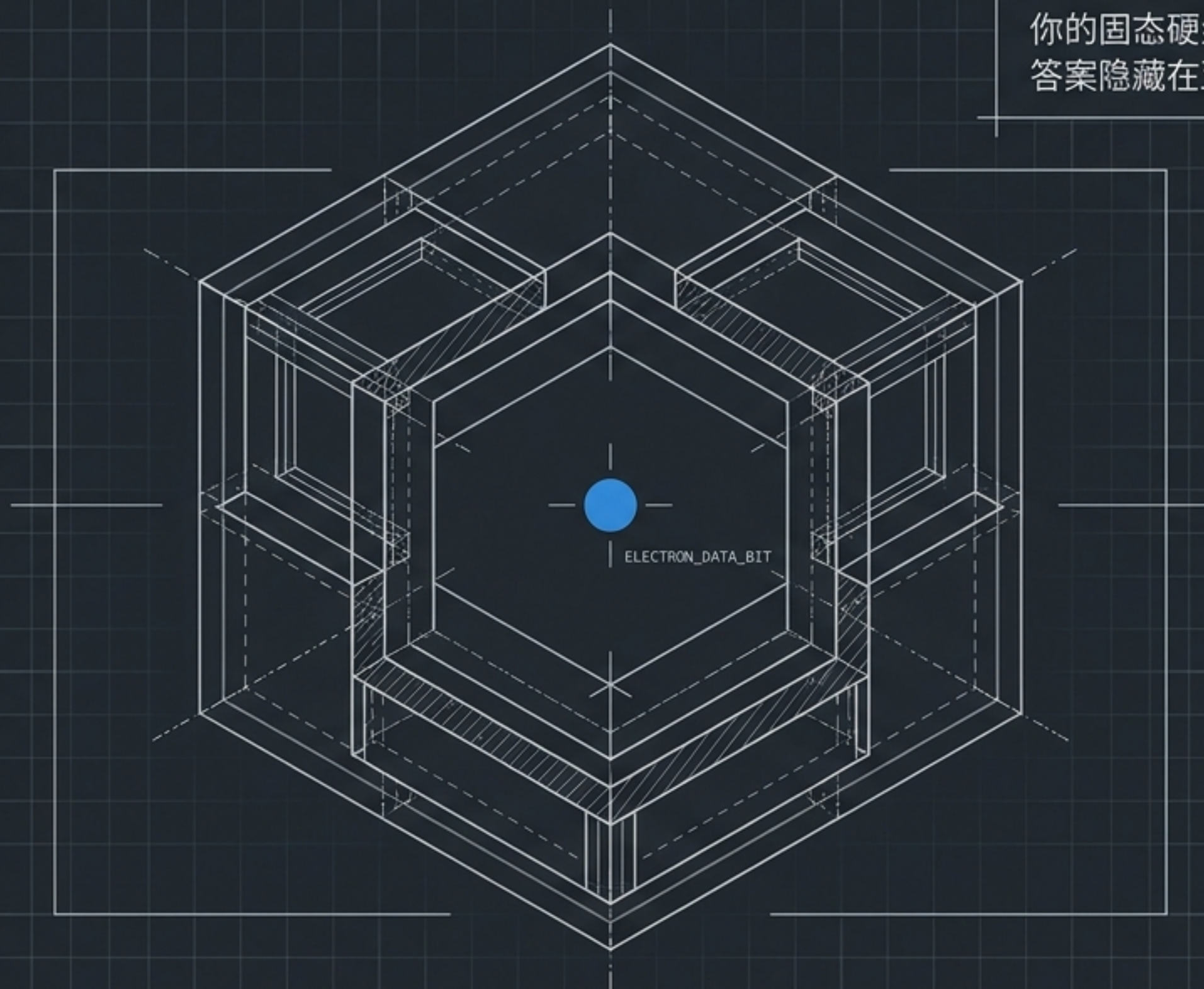


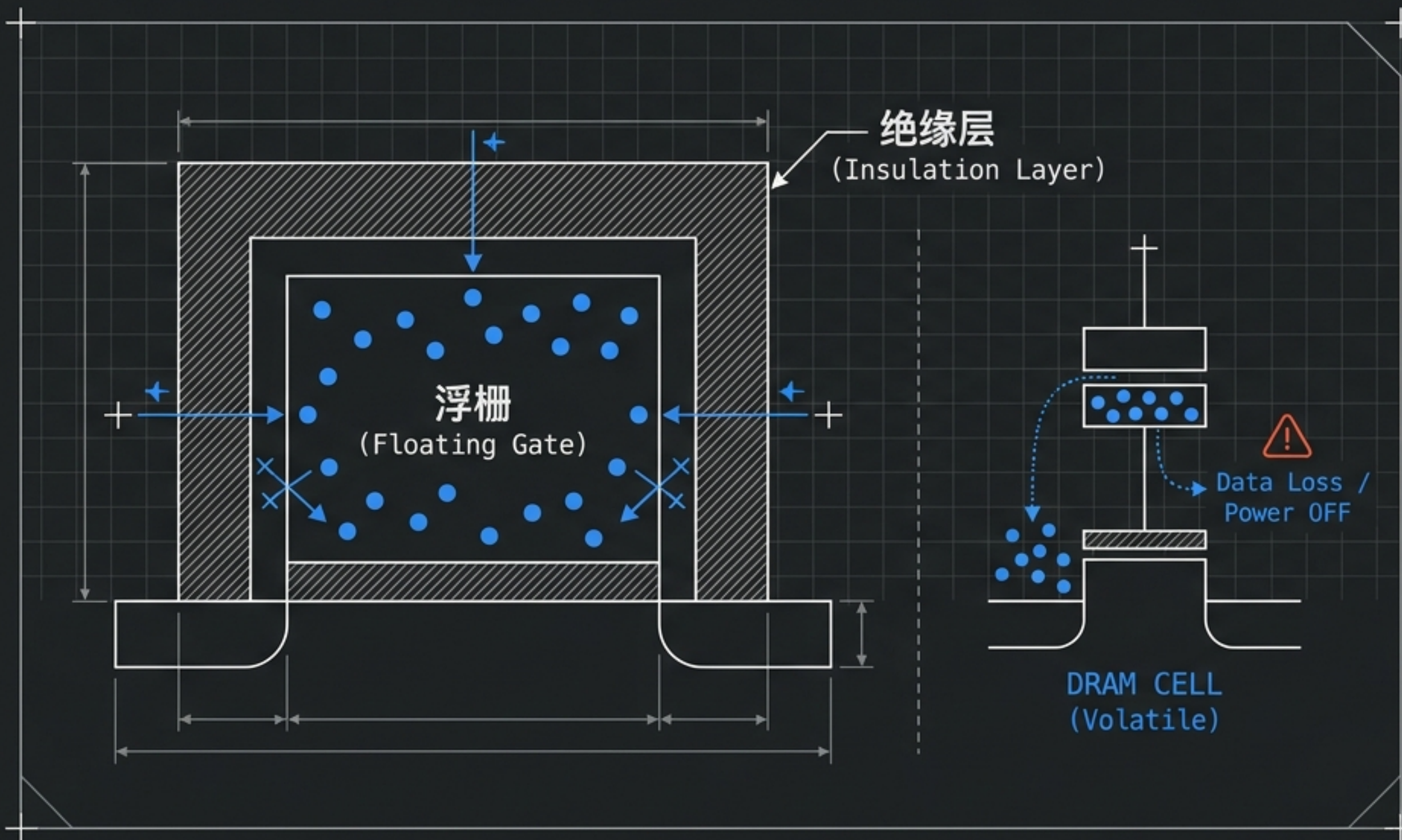
把电子关在绝缘层里：NAND 闪存工程学奇迹

你的固态硬盘为什么断电还能保存数据？
答案隐藏在亚原子级别的物理屏障中。



- 电子 / 数据
- 物理瓶颈 / 损耗

物理学的胜利：构建无法逃脱的微观保险库



非易失性的根源：DRAM 依赖电容，断电即清空。NAND 将电子注入被绝缘体完全包裹的导电层（浮栅）。

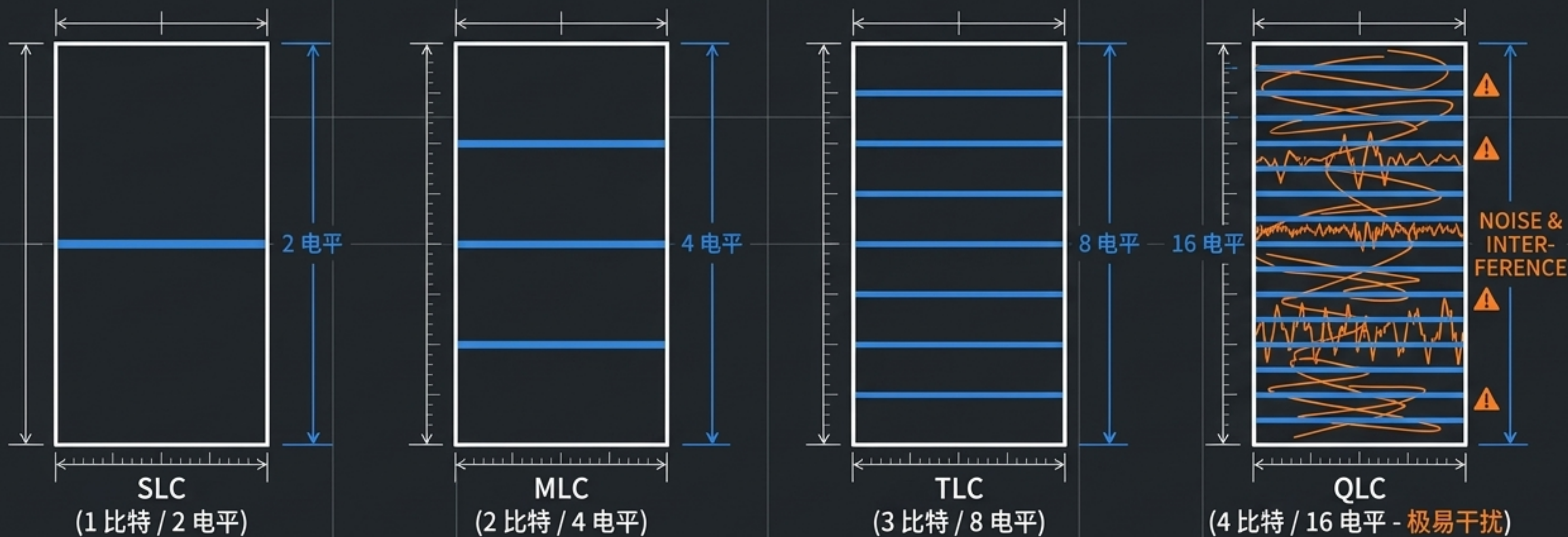
阈值电压：充放电改变晶体管的阈值电压。读取时，系统仅通过测试电压的高低，即可判断物理层面上存储的是 1 还是 0。

核心规则：电子一旦进入，在没有极高电压干预的情况下，永远无法穿透绝缘层逃逸。

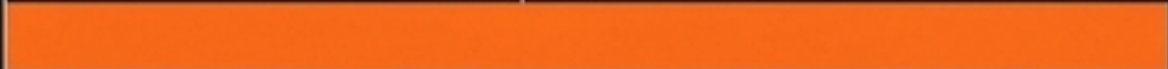
密度博弈：在同一个空间内分割出更多“楼层”

物理现实：往一个单元里塞入更多比特，意味着必须极其精准地控制和读取更多的电平状态。

读取代价：电平越多，电压区间越窄。读取时的物理噪声和干扰极易导致电平重叠，使得判定变得异常困难。

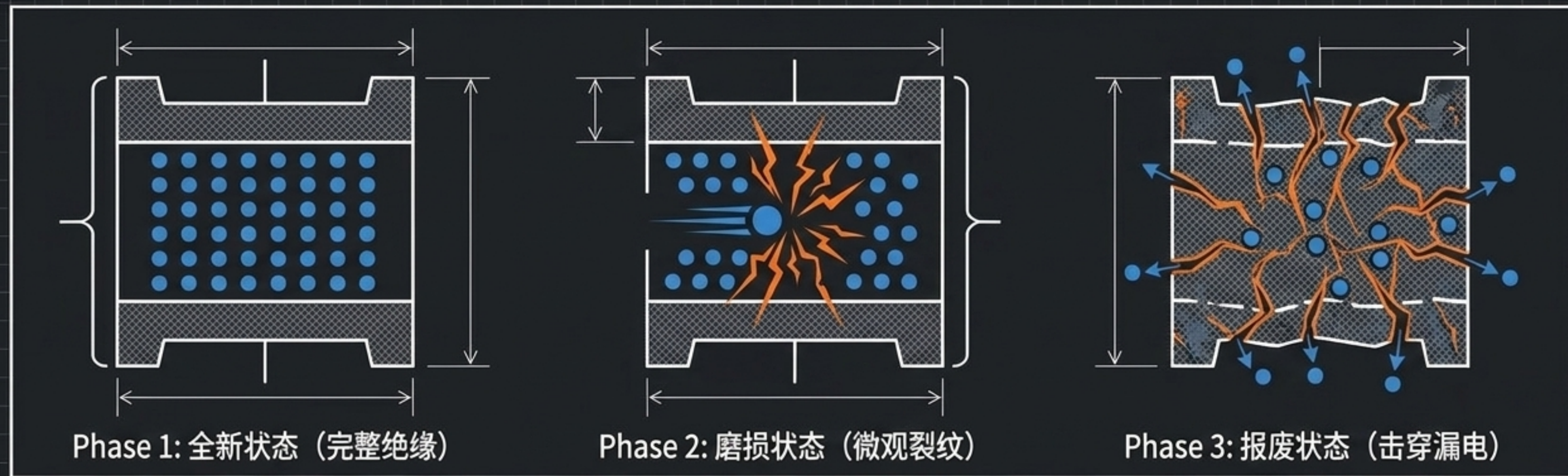


存储架构矩阵：容量、寿命与容错的极端妥协

	SLC	MLC	TLC	QLC	
电平数量	2	4	8	16	
存储比特	1	2	3	4	
物理寿命 (P/E)	约 100,000 次	约 10,000 次	1,000 - 3,000 次	500 - 1,000 次	
原始误码率					QLC 是 SLC 的 1000 倍以上

QLC 极高的误码率意味着它在物理层面上近乎不可靠，其实际工作状态完全依赖于系统底层边读取、边依靠 ECC 疯狂纠错。

闪存的物理宿命：每一次写入都在摧毁绝缘层



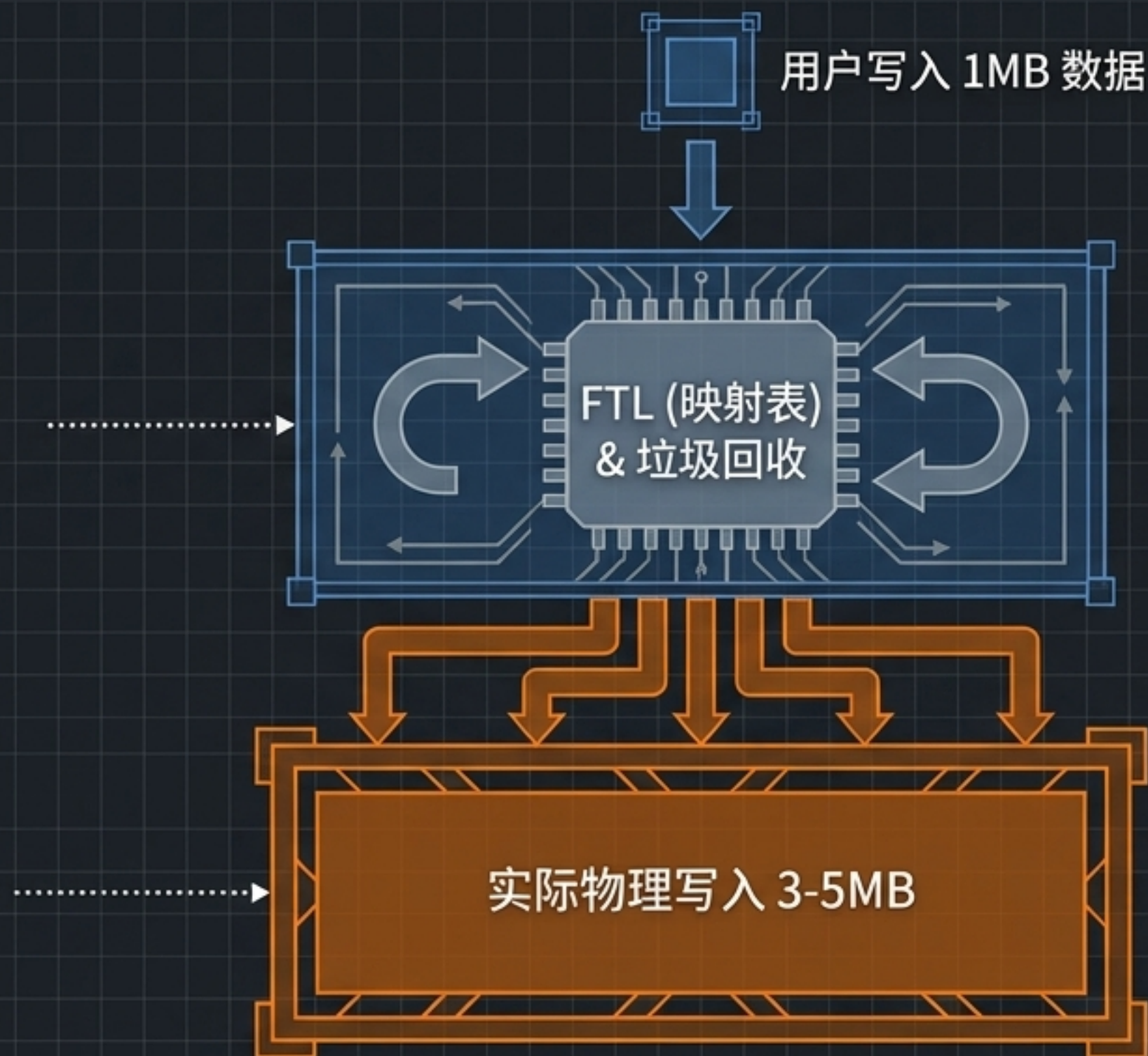
致命的物理限制：NAND不是纸张。擦除和写入必须使用高压迫使电子穿透绝缘层，**每一次穿透都会造成永久性的微观结构破坏。**

最终结局：当绝缘层退化到无法锁住电子时，阈值电压发生偏移，存储单元**宣告报废**。

抵抗衰老：SSD 主控与写放大的系统级博弈

写放大 (Write Amplification) :
NAND 只能按页写入，按块擦除。为了写 1MB，系统往往需要搬移和重写数倍的数据。

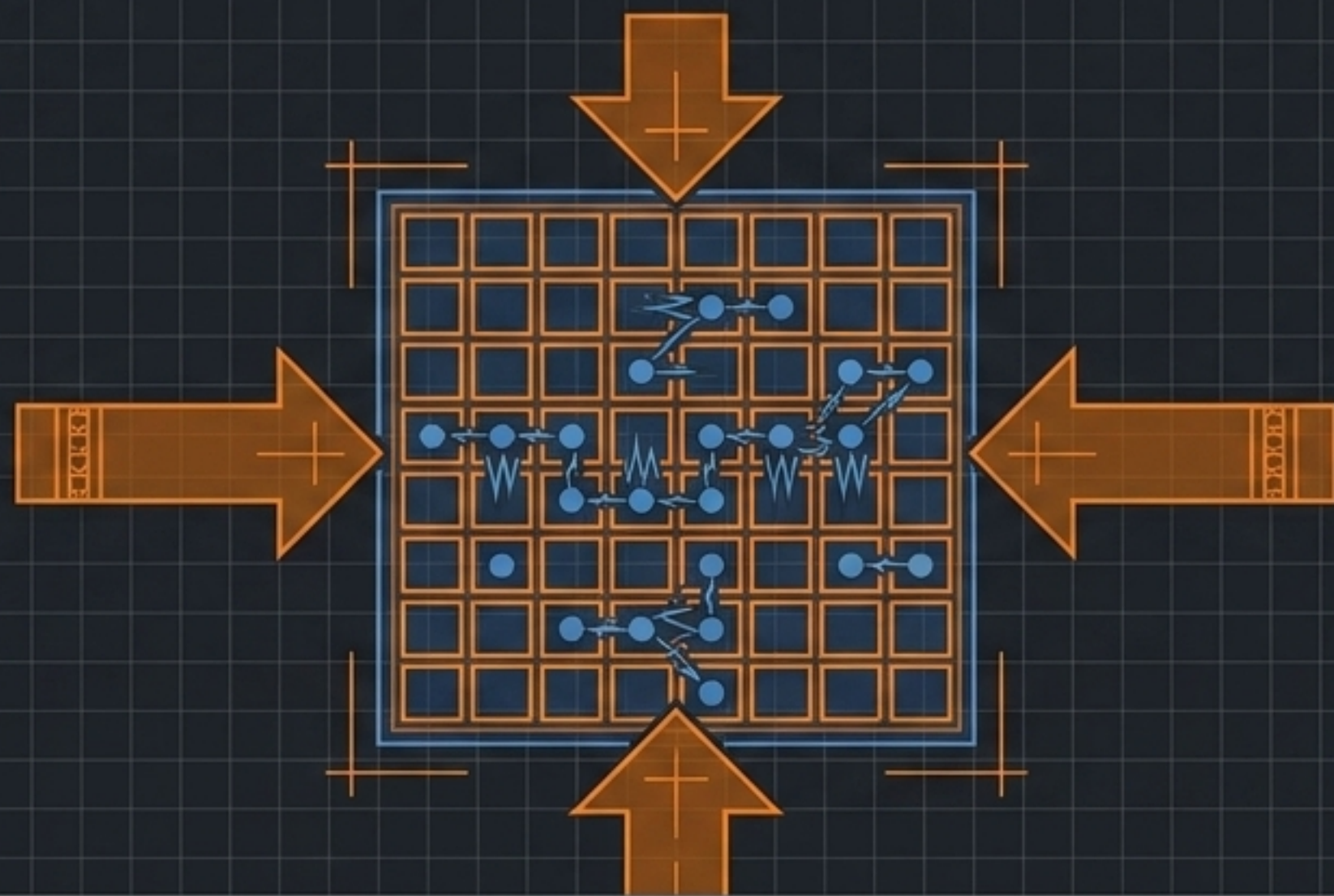
磨损均衡 (Wear Leveling) :
因为单个单元寿命仅几千次，SSD 的主控芯片必须像宏观调度员一样，将写入动作均匀分散到整个硬盘的所有区块，避免局部提前击穿报废。



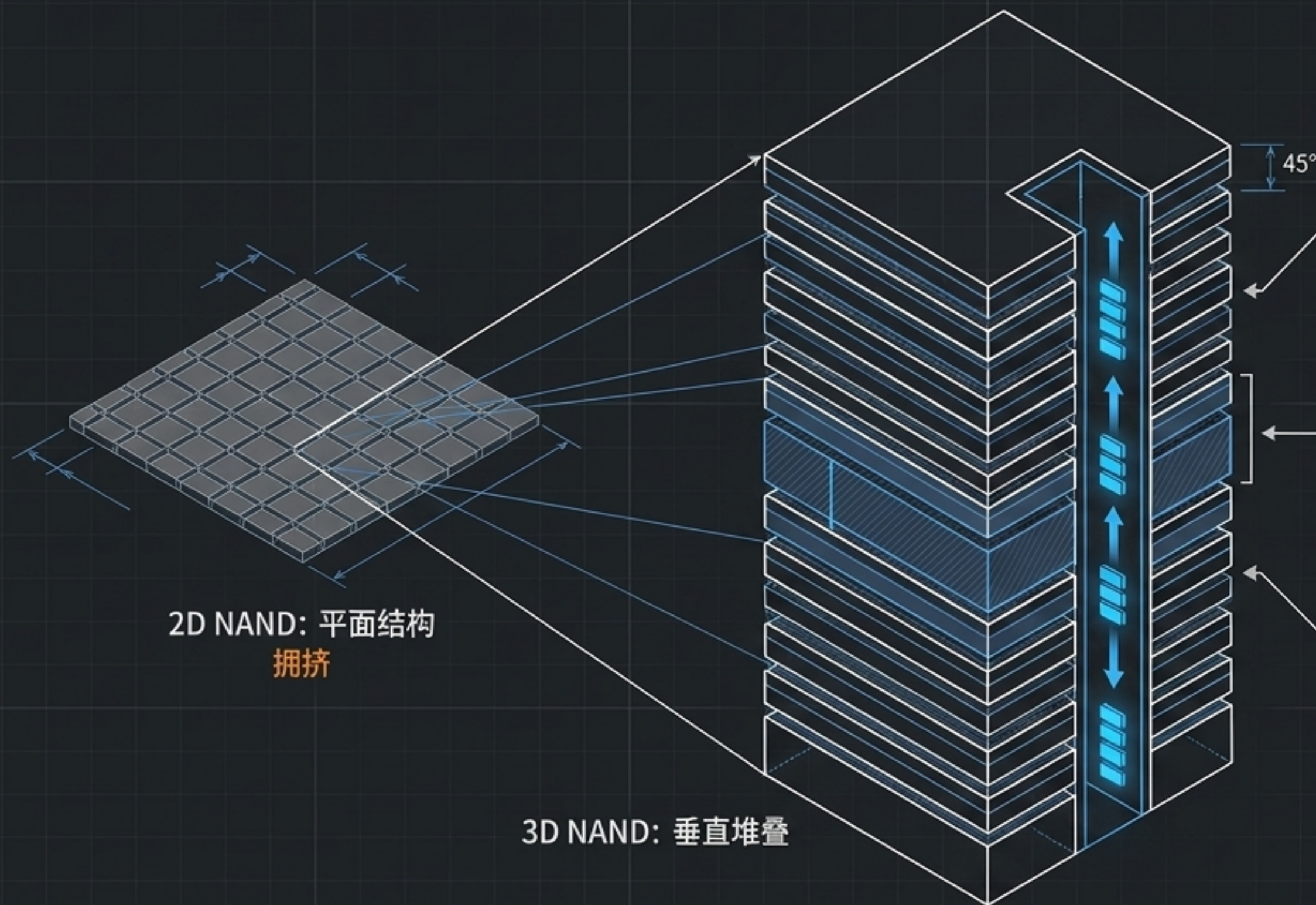
二维平面的死胡同：摩尔定律撞上物理极限

缩微的代价：在芯片表面一字排开的二维结构中，要增加存储密度只能缩小单个制程。

悖论：制程越小，绝缘层必须越薄。但绝缘层一旦薄到关不住电子，NAND 非易失的根本前提就被彻底打破。平面架构已无路可走。



现代数字建筑学：从平房到摩天大楼的 3D NAND



工程学想象力：过去十年最成功的存储创新并非物理学突破，而是**思路转换**——既然平面走不通，那就往天上盖。

思路转换：**垂直发展**

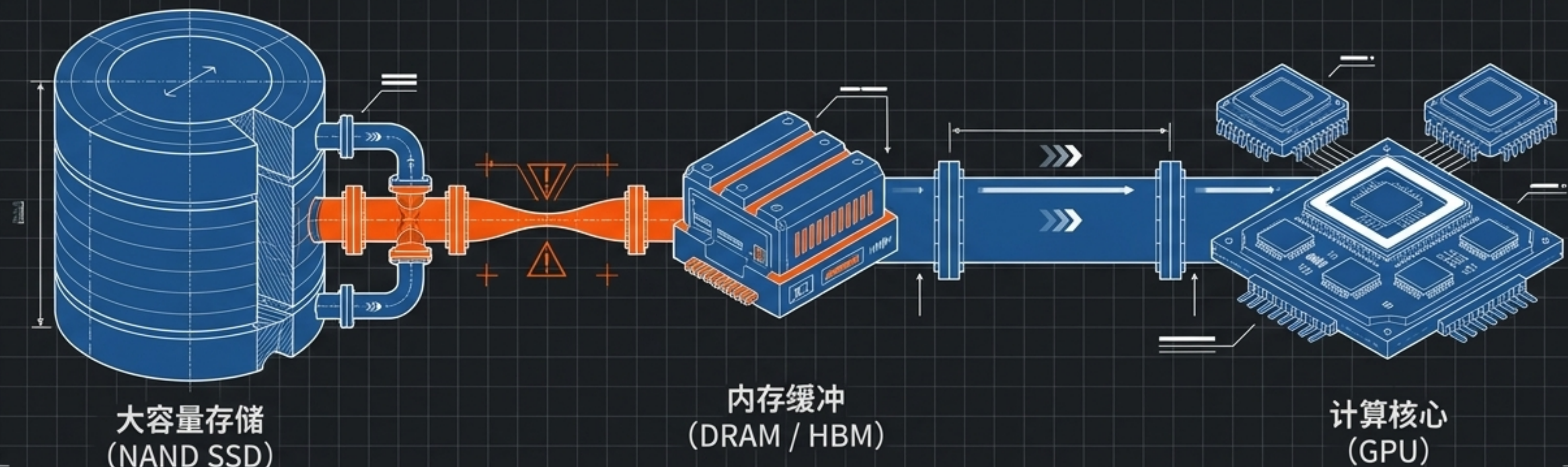
保持绝缘：通过垂直堆叠，单个存储单元的尺寸不必继续缩小，绝缘层得以保持足够的物理厚度。

绝缘保障：**物理厚度**

云端高度：目前主流结构已突破**200+ 层**（三星 2024 年量产高达**290 层**），这完全是一场极端精密的纳米级摩天大楼建造工程。

纳米摩天大楼：**极端精密**

隐藏的 AI 瓶颈：当算力怪兽遭遇数据供电不足



冷启动延迟 (Cold-Start)：

每次模型切换（如加载不同 LoRA adapter），海量权重必须重新从 SSD 搬移，慢速存储直接导致推理延迟。

算力闲置：

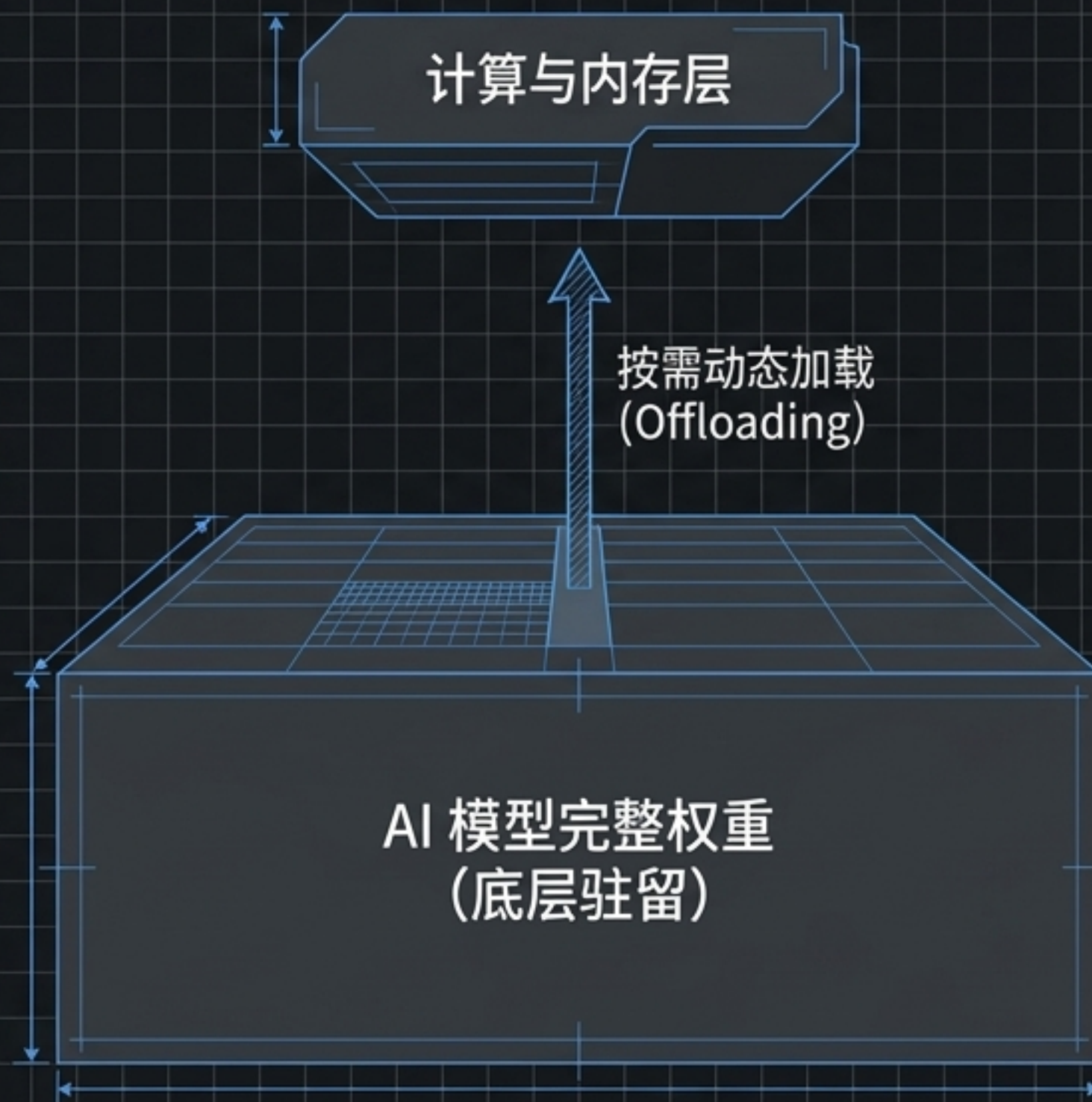
在大规模 AI 训练中，因为数据加载速度（存储到内存）跟不上，GPU 的利用率常年低于 70%，算力在毫无意义地等待数据。

存储即架构：重塑边缘 AI 的数据流向

前沿探索 (Offloading):

边缘 AI 正在尝试**直接从 NAND 层面**介入推理逻辑。

让**庞大的权重**驻留在底层固态中，按需将单层网络加载到 DRAM，**打破传统内存容量**的枷锁。



总结:

从**锁住**一颗电子的微观绝缘层，到**290 层**的纳米摩天楼，再到支撑**PB 级** AI 训练的底层基座。

NAND 或许没有 HBM 耀眼，但它的**物理法则、密度演进与架构创新**，最终**决定了**人类数字系统**跑多快、走多远**。